最後に、図3にアノード方式でのSiON膜の屈折率制御の結果を示す。 N_2 Oの流量を変化させることで $1.514\sim 2.003 (\lambda=633 \text{ nm})$ の広範な屈折率の制御を可能とした。

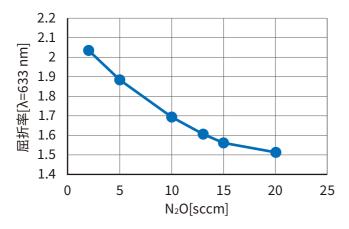


図3 アノード成膜でのSiON膜の屈折率制御

以上、PD-200STLの成膜事例を3つ紹介した。PD-200STLはアノード/カソード方式それぞれの単独機構の装置で得られるような成膜結果が、1台の装置で実現可能である。

おわりに

アノード/カソード切り替え機能付きプラズマCVD装置PD-200STLについて紹介した。アノード/カソード両方式の成膜プロセスが同一反応室内で実現できることで、幅広い成膜プロセスが可能であり、研究開発用途での幅広い要求に対応できる自由度の高い仕様としている。

謝辞

本報告のSEM写真を掲載するにあたり、ご提供いただきました東京工業大学 西山 伸彦 教授に感謝の意を表します 誠にありがとうございます。

サムコ 株式会社	E-mail: info@samco.co.jp	URL: https://www.san

□本社 〒612-8443 京都市伏見区竹田藁屋町36 TEL:075-621-7841 FAX:075-621-0936 □東日本営業部 〒141-0031 東京都品川区西五反田7-25-3 TEL:03-3492-3891 FAX:03-3495-5796 □つくば営業所 〒305-0031 つくば市吾妻1-15-1105号 TEL:029-851-3801 FAX:029-851-3809 □東海支店 〒465-0043 名古屋市名東区宝が丘270 4階 TEL:052-715-5285 FAX:052-715-5286 □西日本営業部 〒612-8443 京都市伏見区竹田藁屋町36 TEL:075-621-7501 FAX:075-621-3603



mco.co.jp/

Samco Inc. Technical Report / September 2022



アノード/カソード切り替え機能付き

プラズマCVD装置

PD-200STLの紹介



アノード/カソード切り替え機能付き

プラズマCVD装置PD-200STL

はじめに

当社は、プラズマCVD装置とプロセス開発を手掛ける装置メーカーとして創業して以来、独自性と実用性を兼ね備えた製品を市場に提供してきた。プラズマCVD装置においては、広く用いられているSiH $_4$ ガスを用いるSiN、SiO $_2$ の成膜膜技術に加え、安全性の高い液体原料を用いるプラズマCVD技術(LSCVD®)を開発してきた。また、下部電極に高周波を印加し、イオン性活性種を活用して厚い膜を高速で成膜する当社独自のカソード方式プラズマCVDを開発し、光導波路やSAWデバイス分野で高い評価をいただいている。本稿では、上部電極に高周波を印加するアノード方式と、当社独自のカソード方式の両方式を備え、切り替えできるプラズマCVD装置PD-200STLを紹介する。

装置仕様

図1にPD-200STLの反応室周辺の模式図を示す。

PD-200STLは反応室の上下にマッチングユニットを有しており、高周波電源の接続を切り替え、電極をホットまたはグラウンドに変更することで、アノードまたはカソードのプラズマモードを選択して成膜することができる。切り替えはタッチスクリーンのレシピ設定画面上で容易に行うことができ、ハードウェア上の操作を必要としない。

PD-200STLはトレイ搬送を基本としており小片からø8"までのウエハサイズに対応し、ヒーター温度は上部が常温~200℃、下部が常温~400℃まで加熱できる。また、PD-200STLには当社が保有するアノードおよびカソード装置におけるノウハウを集約しており、様々な条件の膜種の成膜が可能である。

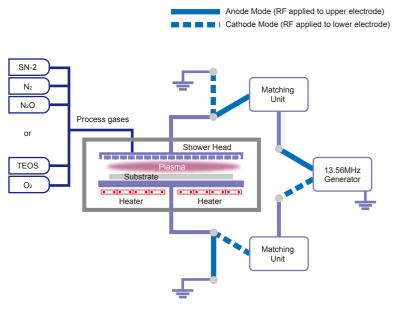


図1 反応室周辺模式図

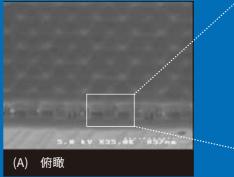
成膜事例

HAM ,

PD-200STLの成膜事例として、3つのデータを紹介する。

1	SiO₂膜の溝構造埋め込み	カソード	液体原料TEOS、O2、Ar
2	低温SiO₂膜の成膜分布(ø4")	カソード	液体原料TEOS、O ₂
3	SiON膜の屈折率制御	アノード	液体原料SN-2(当社呼称)、N2O、N2

まず、図2にパターン幅200 nm程度の三角形のホールパターンへSiO₂膜を埋め込み成膜した例を示す。 カソード方式での溝構造埋め込み成膜では、パターン開口部側面への成膜によってパターン内部が埋 まる前に開口部がふさがってしまい、膜中に空隙(ボイド)が形成されてしまう。PD-200STLではカソード成 膜の特徴を活かし、Ar放電によるスパッタリングを成膜プロセスに取り入れ、成膜とスパッタリングを交 互に行うことで200 nm程度のパターン幅の場合でもボイドフリーな埋め込み成膜を実現した。



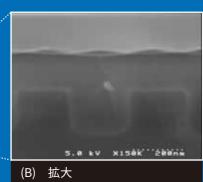


図2 埋め込み成膜SEM観察結果 (東京工業大学 西山 伸彦 教授ご提供)

次に、カソード方式を用いた低温SiO₂成膜を紹介する。ø4インチSiウエハ上に、TEOSとO₂を用いて ヒーター温度80℃で厚み2 μmの成膜を行った。2 μm以上の厚みでもウエハ表面にクラックが生じず、5 点測定で面内均一性±1.0%と均一性の高い成膜を達成した。